

**SEMICONDUCTOR MAGNETIC SENSOR**

**Publication number:** JP2002176165

**Publication date:** 2002-06-21

**Inventor:** OTSUKI TAKASHI; IKEDA YOSHIAKI; KIMURA MITSUTERU

**Applicant:** TOKIN CORP

**Classification:**

**- international:** G01R33/02; G01R15/20; H01L27/22; H01L29/82;  
G01R33/02; G01R15/14; H01L27/22; H01L29/66;  
(IPC1-7): H01L27/22; G01R15/20; G01R33/02;  
H01L29/82

**- European:**

**Application number:** JP20000371527 20001206

**Priority number(s):** JP20000371527 20001206

**Report a data error here**

**Abstract of JP2002176165**

**PROBLEM TO BE SOLVED:** To provide the semiconductor magnetic sensor of high detection accuracy capable of being circuit-integrated. **SOLUTION:** A plurality of diodes which are semiconductor elements 10 and 11 for which first conductivity type areas 1 and 2 and second conductivity type areas 3 and 4 are joined through high resistance areas 5 and 6 are adjacently arranged on the same semiconductor substrate. Near the surface of the high resistance area, a recombination layer 17 is formed. A magnetic field is impressed in a forward direction double injection state to the diodes and the magnetic field dependency of a diode current by the recombination of double injected carriers in the recombination layer is detected.

---

Data supplied from the esp@cenet database - Worldwide

(11)特許出願公開番号

特開2002-176165

(P2002-176165A)

(43)公開日 平成14年6月21日(2002.6.21)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	ノート*(参考)
H 0 1 L 27/22		H 0 1 L 27/22	2 G 0 1 7
G 0 1 R 15/20		G 0 1 R 33/02	A 2 G 0 2 0
33/02			L
		H 0 1 L 29/82	D
H 0 1 L 29/82		G 0 1 R 15/02	A
		審査請求 未請求 請求項の数6	OL (全 6 頁)

(21)出願番号 特願2000-371527(P2000-371527)

(22)出願日 平成12年12月6日(2000.12.6)

(71)出願人 000134257

株式会社トーキン

宮城県仙台市太白区郡山6丁目7番1号

(72) 発明者 大槻 隆

宮城県仙台市太白区郡山六丁目7番1号

株式会社トーキン内

(72) 発明者 池田 義秋

宮城県仙台市太白区郡山六丁目7番1号

株式会社トーキン内

(74) 代理人 100071272

弁理士 後藤 洋介 (外2名)

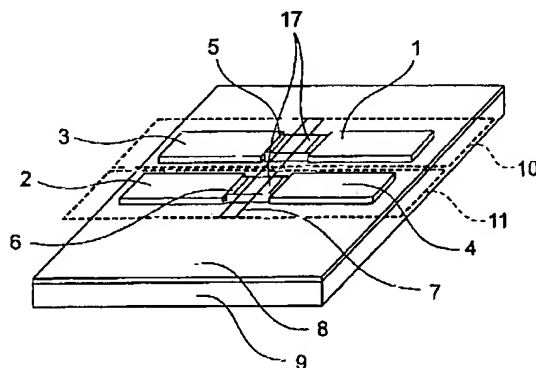
最終頁に続く

(54) 【発明の名称】 半導体磁気センサ

(57) 【要約】

【課題】 検出精度が高くしかも回路集積化可能な半導体磁気センサを提供すること。

【解決手段】 高抵抗領域5, 6を介して第1導電型領域1, 2と第2導電型領域3, 4とを接合してある半導体の素子10, 11である複数のダイオードを、同一半導体基板上に隣接配置した。高抵抗領域の表面付近には再結合層17を形成した。それらのダイオードに順方向二重注入状態で磁場を印加し、再結合層での二重注入されたキャリアの再結合によるダイオード電流の磁場依存性を検出するようにした。



【特許請求の範囲】

【請求項1】 高抵抗領域を介して第1導電型領域と第2導電型領域とを接合してある半導体のダイオードに順方向二重注入状態で磁場を印加し、高抵抗領域の表面付近に形成してある再結合層での二重注入されたキャリアの再結合によるダイオード電流の磁場依存性を検出する半導体磁気センサにおいて、前記ダイオードを複数、同一半導体基板上に隣接配置して形成したことを特徴とする半導体磁気センサ。

【請求項2】 前記ダイオードの隣接したもの同士では順方向電流が互いに略逆方向になるようにした請求項1に記載の半導体磁気センサ。

【請求項3】 半導体基板としてSOI基板を用いた請求項1又は2に記載の半導体磁気センサ。

【請求項4】 前記複数のダイオードの高抵抗領域の上に絶縁層を介して導体層あるいは半導体層を密着形成した請求項1-3のいずれかに記載の半導体磁気センサ。

【請求項5】 前記複数のダイオードは互いに直交配置された少なくとも1つの組を形成している請求項1-4のいずれかに記載の半導体磁気センサ。

【請求項6】 前記複数のダイオードにそれぞれに対応した集積回路を同一半導体基板上に互いに近接して設け、前記複数のダイオードの各出力を前記集積回路で処理する請求項1-5のいずれかに記載の半導体磁気センサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体を用いた高感度の磁気センサに関するものである。この種の磁気センサは、極めて小型かつ低消費電力で磁界の大きさと方向とを検出でき、したがって磁気ヘッド、電流センサ、磁界センサ、地磁気センサなどとして利用できるものである。

【0002】

【従来の技術】この種の磁気センサとしては、本発明者のうちの一人により特願2000-321776号（出願日：平成12年10月20日）として既に出願されたものがある。その磁気センサは、細長い高抵抗単結晶半導体の両端のうち、一方の端に第1導電型領域である例えばp型領域（p+）を形成し、他方の端に第2導電型領域である例えばn型領域（n+）を形成し、これらのp型領域とn型領域との間の高抵抗領域（ここでは、真性半導体領域であるi領域を使用）の一方の表面に欠陥などを形成して、キャリアの再結合層を設けたデバイスである。

【0003】このデバイスにおいて、p型領域とn型領域との間に順方向バイアスを印加したキャリアの二重注入状態で磁場Bを印加する。二重注入されたキャリアである電子（-）と正孔（+）が共にローレンツ力により再結合層に向けて曲げられたときには、流れるキャリアが再結合層により消滅し少なくなる。したがって、二重

注入が抑止される傾向になると共にダイオード抵抗が高抵抗になり、ダイオード電流が小さくなる。また逆に、二重注入された電子と正孔のキャリアが共に再結合層とは反対側の非再結合層に向けて曲げられたときには、二重注入キャリアが十分流れる。したがって、ダイオード抵抗が小さくなり、大きなダイオード電流が流れる。

【0004】上述の原理を用いた磁気センサを、Si基板の上に絶縁層及び薄いSi層を形成してなるSOI基板に形成することで、従来よりも小型の半導体磁気センサの実現が可能である。

【0005】

【発明が解決しようとする課題】しかしながら、特願2000-321776号に記載の発明においては、温度及び電磁環境に対して無頓着であるため、温度差、電場、交流磁場、電磁波のある環境で使用する場合、あるいは、地磁気レベルの微小磁場を検出する場合等に、検出精度の点で問題がある。

【0006】それ故に本発明の課題は、検出精度が高くしかも回路集積化可能な半導体磁気センサを提供することにある。

【0007】

【課題を解決するための手段】本発明によれば、高抵抗領域を介して第1導電型領域と第2導電型領域とを接合してある半導体のダイオードに順方向二重注入状態で磁場を印加し、高抵抗領域の表面付近に形成してある再結合層での二重注入されたキャリアの再結合によるダイオード電流の磁場依存性を検出する半導体磁気センサにおいて、前記ダイオードを複数、同一半導体基板上に隣接配置して形成したことを特徴とする半導体磁気センサが得られる。

【0008】前記ダイオードの隣接したもの同士では順方向電流が互いに略逆方向になるようにしてもよい。

【0009】半導体基板としてSOI基板を用いてもよい。普通のSOI基板のSは、シリコン（Si）結晶薄膜を言うが、ここでは、Siに限らず、広義の半導体（Semiconductor）としてのSと考える。

【0010】前記複数のダイオードの高抵抗領域の上に絶縁層を介して導体層あるいは半導体層を密着形成してもよい。

【0011】前記複数のダイオードは互いに直交配置された少なくとも1つの組を形成していてもよい。

【0012】前記複数のダイオードにそれぞれに対応した集積回路を同一半導体基板上に互いに近接して設け、前記複数のダイオードの各出力を前記集積回路で処理するようにしてもよい。

【0013】

【発明の実施の形態】図1は、本発明の第1の実施の形態に係る半導体磁気センサの概略説明図である。この半導体磁気センサは、Si基板9の上に1 $\mu$ m以上の厚みをもつ絶縁層8を形成あるいは接着し、更にその絶縁層

8の上に $\mu\text{m}$ オーダーの薄いSi層を形成してなるSOI基板を用いる。そして、SOI基板の薄いSi層に、以下に説明するデバイスを形成することで、小型の半導体磁気センサを作製する。SOI基板を用いているため、デバイス間の薄いSi層をエッチングすることで、デバイス間の絶縁分離が容易に図れる。

【0014】この半導体磁気センサは第1の素子10と第2の素子11とからなる2素子構成となっている。第1の素子10は、第1導電型領域1と第2導電型領域3とこれらの間を接合した高抵抗領域5とから成る半導体のダイオードである。第2の素子11は、第1導電型領域2と第2導電型領域4とこれらの間を接合した高抵抗領域6とから成る半導体ダイオードである。

【0015】図1の半導体磁気センサの製法についてその概略を以下に記述する。第1導電型領域1、2としてのp型半導体と、第2導電型領域3、4としてのn型半導体と、高抵抗領域5、6とを、単結晶半導体薄膜層に形成する。ここで、第1導電型領域1、2間及び第2導電型領域3、4間を互いに対角に配置すると共に、高抵抗領域5、6を第1導電型領域1、2と第2導電型領域3、4との間に配置する。こうして、第1及び第2の素子10、11を同一半導体基板上に隣接配置する。

【0016】さらに、第1及び第2の素子10、11の周りの単結晶半導体薄膜層をエッチング除去してエッチング除去部を形成してある。さらに、第1導電型領域1のp型と第2導電型領域3のn型に、また、第1導電型領域2のp型と第2導電型領域4のn型に、それぞれ順方向バイアスが印加されたときには、高抵抗領域5、6を介してのみ電流が互いに略逆方向に流れるようにしている。なお、単結晶半導体薄膜層表面に酸化膜を形成した後、高抵抗領域5、6を覆うようにSi等の半導体あるいはAl、Cu等の導体を形成することで、高抵抗領域5、6間の温度を均一にする熱伝導層7を形成するようにしてもよい。

【0017】高抵抗領域5、6の表面付近には、例えば、アルゴンガス等の不活性ガス中であるいはアルゴンガス等の不活性ガスに酸素を添加した封入ガス中で、素子をターゲットとしてスパッタすることで電子と正孔の再結合ライフタイムの短い領域、即ち、再結合層17を形成する。再結合層17は、表面付近にp型半導体又はn型半導体となる不純物を拡散することでも形成できる。また、高抵抗領域5、6の表面に多結晶半導体層をスパッタ又は化学気相成長法等で形成し、この層内の結晶の粒界で再結合させることでも再結合層17を形成し得る。

【0018】図3は第1の素子の、図4は第2の素子の、それぞれ順方向に沿った断面図である。順方向電圧を高抵抗領域5、6内に電子と正孔が注入されるように印加した二重注入状態で、例えば紙面に鉛直な方向に磁場を印加する。すると、第1の素子の高抵抗領域5内の

電子と正孔は、ローレンツ力により、再結合層17に入射し、キャリアの再結合寿命が短くなるために二重注入が起こりにくくなり、抵抗が増加する。一方、第2の素子の高抵抗領域6内の電子と正孔は、ローレンツ力により、再結合層17には入射しなくなり、キャリアの再結合寿命が長くなるために二重注入が促進され、抵抗が減少する。したがって、高抵抗領域5として第1導電型領域と第2導電型領域とを接合してある半導体のダイオードに順方向二重注入状態で磁場を印加し、高抵抗領域の表面付近に形成してある再結合層での二重注入されたキャリアの再結合によるダイオード電流の磁場依存性を検出する半導体磁気センサが得られる。

【0019】図5は熱伝導層7及びそれよりも下層の断面図である。高抵抗領域5、6が互いに隣接している。1 $\mu\text{m}$ 程度の薄い絶縁膜8を介した下層には、熱伝導率の高いp型かn型の不純物を添加して低抵抗としたSi層9がある。熱伝導層7を形成したことで、表層の温度差や電磁環境も均一化し、高抵抗領域5、6間の温度差はほとんどなくなる。また、熱伝導層7及び低抵抗のSi層9を接地することで、ノイズを低減する効果も得られる。その他、高抵抗領域5、6を隣接して形成することで、ライフタイム等、物性の非常に近いものにできる。さらに、高抵抗領域5、6内のキャリア、例えば、電子の順方向電圧ドリフトの方向は、高抵抗領域5、6で互いに逆方向である。このことから、高抵抗領域5、6を含む第1の素子と第2の素子の磁場による電流変動あるいは電圧変動または抵抗変動を差動検出することで、オフセット変動の少ない半導体磁気センサとすることができ

【0020】図2には、半導体磁気センサの回路構成の一例を示す。第1の素子10と第2の素子11とを順方向で直列に接続し、対向して抵抗値のなるべく近い2個の抵抗12、13を直列に接続し、これらによりブリッジを形成する。ブリッジの電源には、第1の素子10と第2の素子11にキャリアの2重注入が開始されるまで電圧を印加する。第1及び第2の素子10、11間の電位と2個の抵抗12、13間の電位とを差動増幅することで、オフセット変動の少ない半導体磁気センサが提供できる。

【0021】図6は、本発明の第2の実施の形態に係る半導体磁気センサの概略説明図である。この半導体磁気センサにおいては、図1の半導体磁気センサに示した第1及び第2の素子10、11に加え、同様なダイオードよりなり磁気検出軸が直交した第3及び第4の素子14、15を配置している。さらに、電源供給用電極20及び接地用電極21を配置している。電源供給用電極20に電源を供給し、X軸出力端子電極22の出力とY軸出力端子電極23の出力とを検出する。これによると、2軸の磁気検出が行えるため、基板面内の2次元成分の磁気ベクトルを検出することが可能な半導体磁気センサ

を提供できる。

【0022】図7は、本発明の第3の実施の形態に係る半導体磁気センサの概略説明図である。図8のように、半導体磁気センサ29をトランジスタ30のベースに接続し、コレクタに抵抗31を接続することで、コレクタ電位から、より感度の高い出力を得ることが出来る。図7の半導体磁気センサにおいてはこのことを利用する。即ち、同一基板上に隣接した差動構成の第1及び第2の素子10、11と、同一基板上に隣接して形成した2個のトランジスタ25、26と、隣接して形成した2個の抵抗27、28とを用いる。これによれば、図8の回路部品は、特性差が少なく、また、温度特性及び電磁環境が非常に近いものとなり、プラス出力32とマイナス出力33とを差動検出あるいは差動増幅することで、増幅された磁気感度とオフセットの安定性を持った半導体磁気センサを提供できる。

【0023】

【発明の効果】請求項1の発明によると、同一基板上に隣接して形成した第1及び第2の素子は、同一の工程を経て形成され得るため、2素子間の特性ばらつきを小さくできる。また、可能な限り隣接させることができるため、温度差はほぼ均一で、電位、磁場による影響も同等に受けるため、差動検出した場合、磁気センサ出力のオフセットの変動要因が打ち消し合うため、精度の向上を得ることが出来る。

【0024】請求項2の発明によると、さらに、順方向電圧によって加速されたキャリアは、磁場によってローレンツ力が働き、再結合層に入射する頻度により抵抗が変化する。順方向電流が逆方向であれば、ローレンツ力は、2素子が互いに逆方向に働き、磁場が印加されると、片側では再結合層に入射するキャリアが増えて抵抗が上昇し、もう片側では再結合層に入射するキャリアが減少して抵抗が減少するため、抵抗、電圧又は、電流の差動検出が可能となる。

【0025】請求項3の発明によると、さらに、SOI基板を用いることで薄型の素子が作製できるので、素子の小型化が可能になり、さらに薄い絶縁層を介して下層に熱伝導の良い半導体層があるために、差動検出した場合も、隣接配置したダイオード間では、温度差がほとんどなくなる。

【0026】請求項4の発明によると、さらに、隣接配置したダイオード上に絶縁層を介して形成した導体層あるいは半導体層を接続することで、隣接した素子の間の温度、電磁環境を均一のものとする。

【0027】請求項5の発明によると、さらに、隣接配置したダイオードの差動出力で、複数の要因、例えば2軸、あるいは3軸の磁場成分が検出できることで、磁気

ベクトルを検出できる。

【0028】請求項6の発明によると、隣接配置したダイオードの抵抗、定電圧下の電流、定電流での電圧を、差動検出するに当たって、各々の回路構成部品の温度差、電磁環境、特性差が少なければ、差動出力のオフセットは安定する。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係る半導体磁気センサの概略説明図である。

【図2】半導体磁気センサの回路構成の一例を示す回路図である。

【図3】図1の半導体磁気センサに含まれた第1の素子の順方向に沿った断面図である。

【図4】図1の半導体磁気センサに含まれた第2の素子の順方向に沿った断面図である。

【図5】図1の半導体磁気センサに含まれた熱伝導層及びそれよりも下層の断面図である。

【図6】本発明の第2の実施の形態に係る半導体磁気センサの概略説明図である。

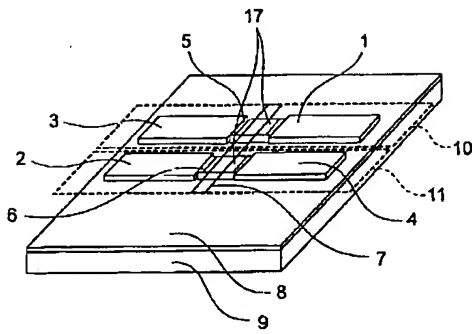
【図7】本発明の第3の実施の形態に係る半導体磁気センサの概略説明図である。

【図8】半導体磁気センサの回路構成の他例を示す回路図である。

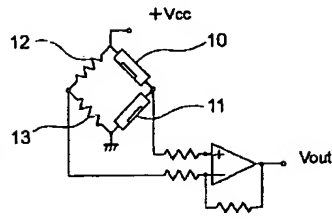
【符号の説明】

- 1, 2 第1導電型領域
- 3, 4 第2導電型領域
- 5, 6 高抵抗領域
- 7 熱伝導層
- 8 絶縁層
- 9 Si基板
- 10 第1の素子
- 11 第2の素子
- 12, 13 抵抗
- 14 第3の素子
- 15 第4の素子
- 17 再結合層
- 20 電源供給用電極
- 21 接地用電極
- 22 X軸出力端子電極
- 23 Y軸出力端子電極
- 25, 26 トランジスタ
- 29 半導体磁気センサ
- 30 トランジスタ
- 31 抵抗
- 32 プラス出力
- 33 マイナス出力

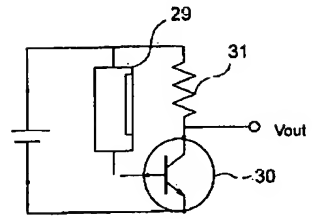
【図1】



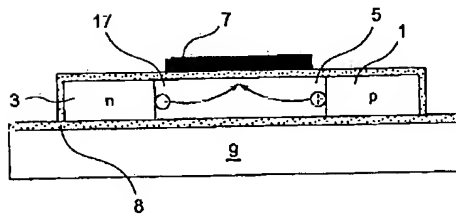
【図2】



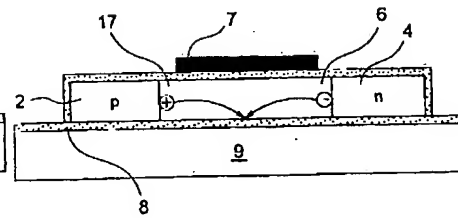
【図8】



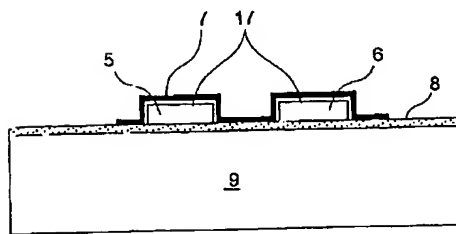
【図3】



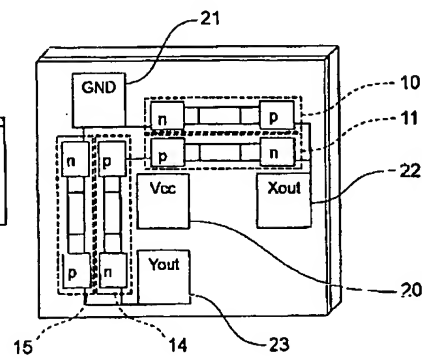
【図4】



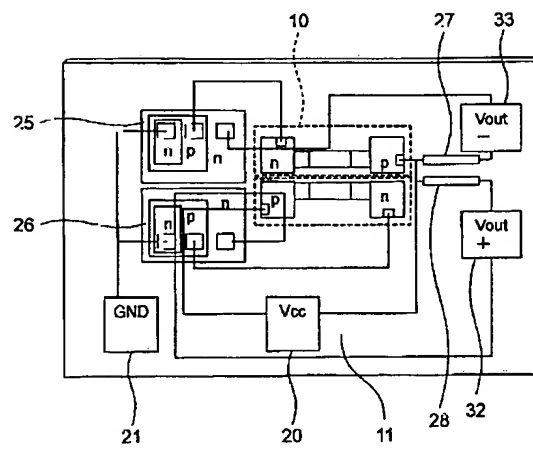
【図5】



【図6】



【図7】



フロントページの続き

(72)発明者 木村 光照  
宮城県宮城郡七ヶ浜町汐見台3丁目2番地  
の56

Fターム(参考) 2G017 AA02 AA03 AB05 AD69 BA06  
BA09  
2G025 AA11 AB01